

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11143425 A**(43) Date of publication of application: **28 . 05 . 99**

(51) Int. Cl.

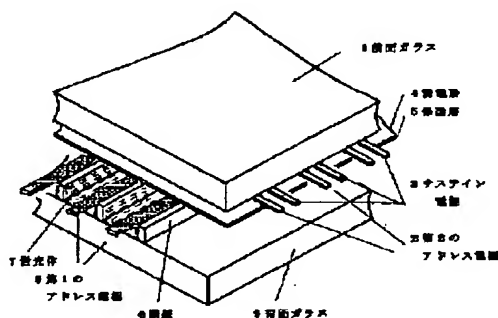
G09G 3/28(21) Application number: **09349920**(71) Applicant: **TTT:KK**(22) Date of filing: **13 . 11 . 97**(72) Inventor: **AMANO YOSHIFUMI**(54) **DRIVING METHOD OF AC TYPE PDP**

COPYRIGHT: (C)1999,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To improve luminance and luminous efficiency merely via the change of a driving method by applying a fine-width pulse not necessarily quenching all negative wall charges, and inducing a discharge between a pair of sustain electrodes with this pulse used as a trigger.

SOLUTION: A discharge between a first address electrode 8 and a second address electrode 2 is induced for a very short time, i.e., the application of this pulse is completed when part of the negative wall charges of the second address electrode 2 are erased or at least before positive wall charges are accumulated. The discharge starting voltage between the second address electrode 2 and a sustain electrode 3 is very low, and a discharge is restarted by the voltage slightly higher than a discharge maintenance voltage. The discharge between the first address electrode 8 and the second address electrode 2 is supplementally used as a so-called trigger for a sustain discharge, thereby a PDP can be driven by a low voltage, and luminance and luminous efficiency can be improved.



THIS PAGE BLANK (USPTO)

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 1 1 - 1 4 3 4 2 5

(43) 公開日 平成 11 年 (1999) 5 月 28 日

(51) Int. Cl. ⁶

識別記号

F I

G 0 9 G 3/28

G 0 9 G 3/28

H

審査請求 未請求 請求項の数 1 書面

(全 4 頁)

(21) 出願番号 特願平9-349920

(22) 出願日 平成 9 年 (1997) 11 月 13 日

(71) 出願人 391009143

株式会社ティーティーティー

神奈川県鎌倉市小町2丁目19番14号

(72) 発明者 天野 芳文

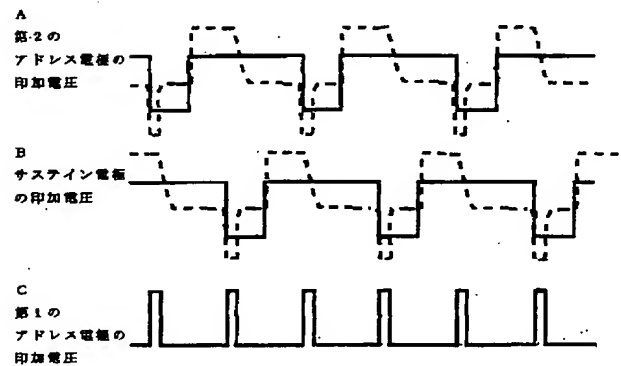
神奈川県鎌倉市小町2丁目19番14号

(54) 【発明の名称】 AC型PDPの駆動方法

(57) 【要約】

【課題】 AC型PDPでサステイン放電を行う電極の放電間隔を広くすると輝度及び発光効率が改善されることがわかっていたが、駆動電圧の上昇という困難な問題が発生するためにこれができなかった。

【解決】 サステイン放電を行う際に、サステイン電極間の放電に先だって、サステイン電極近傍にある第3の電極との間で補助的な短時間の放電を行うことによって広い放電間隔でも低い電圧で放電するようにした。



新しい駆動方法によるサステインパルスタイミング図

【特許請求の範囲】

【請求項 1】 アドレス用電極とそれと交差するごとく配された一対のサステイン電極を有する PDP 例えば 3 電極面放電型の AC 型 PDP において、アドレス動作すなわち画像に応じた壁電荷の分布をサステイン電極上に形成し、続けてサステイン動作すなわち上記一対のサステイン電極間に AC 電圧パルスを経続的に印加し、上記壁電荷の分布をもとに選択的に持続的表示放電を行う動作において、上記 AC 電圧パルス印加と同時にアドレス電極に正極性の細幅パルスすなわち上記一対のサステイン電極のうち負の壁電荷が形成されている電極との間でごく短い期間の放電を行うが上記負の壁電荷を全て消滅させない程度の細幅パルスを印加し、これをトリガーとして上記一対のサステイン電極間に放電を行うようにした AC 型 PDP の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は AC 型プラズマディスプレイパネル即ち AC 型 PDP の駆動法に関わる。

【0002】

【従来の技術】例えば図 3 に示すような従来の 3 電極面放電型 AC PDP では、アドレス期間においてはガス空間を挟んで対向する第 1 のアドレス電極 8 と第 2 のアドレス電極 2 で構成する XY マトリクスでまずアドレス放電が起き、AC 型電極即ち表面を誘電層で被覆することによりそこに静電容量形成する構造の第 2 のアドレス電極 2 に電荷を蓄積する。これを壁電荷と呼ぶ。上記アドレス放電が起きない即ち選択されない画素には壁電荷は生じないので、アドレス期間終了後には各画素に選択的に壁電荷が分布した状態になる。

【0003】そこで次に上記第 2 のアドレス電極 2 と、それに並行して配されるサステイン電極 3 との間にパルスを印加すれば、上記壁電荷の分布に対応した放電が選択的に発生する。上記第 2 のアドレス電極 2 と、サステイン電極 3 は AC 型電極であるから、この 2 電極間に継続的な AC パルス即ちサステインパルスを印加すれば、メモリー放電表示を行うことができる。このサステイン放電期間のパルスのタイミングと壁電荷の状態を図 2 に示す。図において壁電荷により発生する壁電圧は、破線によって各印加電圧パルス波形に重畳して示す。

【0004】ところで上記サステイン放電はアドレス放電によって形成された壁電荷による電圧と上記 2 電極間に印加されるサステインパルス電圧の和が両電極間の放電開始電圧を上回った場合に起きる。一方 PDP では駆動電圧ができるだけ低いことが望ましいことはいうまでもないが、PDP の放電開始電圧はあるガス圧のもとでは一般に電極間距離が狭い方が低くなり駆動電圧が下がる。しかしながらカラー PDP の場合、放電により発生する紫外線により蛍光体を発光させるために、電極

間距離を広くとって放電空間を広げたほうが発光効率、輝度共に高くなることが理論、実験両面から確認されている。

【0005】例えば図 3 のような構造の実用的 PDP における典型的な寸法は、安定な駆動のために第 1 のアドレス電極 8 と第 2 のアドレス電極 2 の距離を優先的に決定する。通常これを決める隔壁の高さは 0.1 mm 程度とし、これに合わせてガス圧等を最適化している。一方第 2 のアドレス電極 2 とサステイン電極 3 間は、前述したように感覚が広い程輝度特性が改善され、これを約 1.0 mm 以上まで広げると、通常の PDP で紫外線発生源として利用している負グローよりもさらに紫外線放射率の高い陽光柱が発生することが知られており、輝度特性の大幅改善が期待できる。上記の理由から電極間距離は 0.1 mm よりも大幅に広くしたいところであるが、放電開始電圧の上昇を押さえるために広くすることができなかった。従って実用 PDP では、第 2 のアドレス電極 2 とサステイン電極 3 を透明電極で形成し、その電極間隙を 0.1 mm 程度に保ち、第 1 のアドレス電極 8 と第 2 のアドレス電極 2 の放電開始電圧と同程度の電圧にして駆動している。

【0006】しかしこのような短時間放電では輝度、発光効率ともに高くできない。そこで構造上の工夫の一つとして、各画素の両電極から触角状の電極を突出させて見かけ上電極間距離を狭くして放電開始電圧を下げ、しかしながら主たる放電部分の電極は互いに離し、その上上記突出部分の面積よりも面積を広くとり、実質的に広い放電間隙で放電を行うようにした PDP もあるが、この場合上下ガラス基板のアライメントが難しくなると

30 いう問題がある。

【0007】

【発明が解決しようとする課題】上記のごとく表示放電であるサステイン放電を、高発光効率、高輝度にするためにサステイン電極間距離を広げるが、それに伴って放電開始電圧が上昇することを回避するため、パネル構造を複雑にすることなく駆動上の工夫のみで解決しようとするものである。

【0008】

【課題を解決するための手段】上記のごとく PDP の放電開始電圧はあるガス圧のもとでは一般に電極間距離が広がると高くなるが、一方で放電維持電圧は、放電開始後負クローが形成されると陰極のごく近傍に生じる空間電荷層による電界が放電維持特性を支配するため電極間距離の影響は少ない。つまり放電がいったん開始してしまえば、電極間距離が広くても低い放電電圧で放電が維持できる。

【0009】この性質を利用して本発明では、例えば図 3 の構造において、サステイン放電を従来のごとく第 2 のアドレス電極 2 とサステイン電極 3 間だけで行うのではなく、各サステインパルス印加時に、まず電極間隙

の狭い第 1 のアドレス電極 8 と第 2 のアドレス電極 2、または第 1 のアドレス電極 8 とサステイン電極 3 間で予備放電を行い、続いて電極間間隙の広い第 1 のアドレス電極 8 とサステイン電極 3 間で主放電を行うようにする。ここで本発明を構成する主要な工夫は、上記予備放電の放電時間を、主放電時間に比してごく短時間に行うようにした点である。

【0010】

【発明の実施の形態】図 1 は本発明の実施の形態の一つを示すサステインパルスのタイミング図である。説明のためこれを適用する PDP の構造は図 3 に示す従来型のいわゆる 3 電極面放電型 PDP である。しかし本発明の駆動方法は一对のサステイン電極とそれに対向する例えばアドレス電極のような第 3 の電極があれば、図 3 以外の構造のパネルにも適用可能であることは言うまでもない。

【0011】図 1 のタイミング図はサステイン期間のみを示しており、これ以前のアドレス期間において第 1 のアドレス電極 8 と第 2 のアドレス電極 2 間に画像に応じて行われたアドレス放電のために第 2 のアドレス電極 2 の表面上には負の壁電荷、またサステイン電極 3 上には正の壁電荷が形成されている状態からサステイン期間が始まっていることを示している。またこの壁電荷による壁電圧は破線にて示し、サステインパルス電圧波形に重畳するごとく示している。第 2 のアドレス電極 2 とサステイン電極 3 は AC 電極構造であるが、第 1 のアドレス電極 8 は DC 型でも AC 型でもよい。ここでは第 1 のアドレス電極 8 は DC 型とし、従って動作中壁電荷の蓄積は起きない。

【0012】さて負の壁電荷を持つ第 2 のアドレス電極 2 にマイナス極性のパルスを印加すると、放電電圧に対し電圧がそれぞれ重畳されたことになるので、電極間には印加電圧よりも高い電圧が生じる。しかし通常の構造の PDP であれば放電が開始するが、図 3 において第 2 のアドレス電極 2 とサステイン電極 3 の間を例えば 0.6 mm 程度に広くとると、従来のサステイン電圧では放電が発生しない。つまりアドレス放電による壁電圧が重畳されてもサステイン放電が起きない。

【0013】しかしこのときに第 1 のアドレス電極 8 に正のパルスを印加すれば、第 1 のアドレス電極 8 と第 2 のアドレス電極 2 間では放電が起きる。このときの放電が一定時間以上にわたると第 2 のアドレス電極 2 上の負の壁電荷が消去され、さらに時間が経過すると次には逆に正の壁電荷が形成されてしまう。このようになると第 2 のアドレス電極 2 とサステイン電極 3 の間の電位差は小さくなるので、第 2 のアドレス電極 2 とサステイン電極 3 の間の放電すなわちサステイン放電は起きない。

【0014】そこで本発明の駆動方法では、第 1 のアドレス電極 8 と第 2 のアドレス電極 2 間の放電を非常に短

時間即ち第 2 のアドレス電極 2 の負の壁電荷の一部が消去されるか、あるいは少なくとも正の壁電荷が蓄積される前にこのパルス印加を終了する。この時間内ではパルスが停止した時点でまだその放電による空間電荷が放電空間中に残留している状態である。従って第 2 のアドレス電極 2 とサステイン電極 3 の間の放電開始電圧は非常に低く、放電維持電圧よりも僅かに高い程度で再放電することになる。いったん放電が開始されれば放電維持電圧は電極間距離に対して鋭敏ではないので、通常

10 のサステイン放電ができる。このようにしてサステイン放電に対し、補助的に第 1 のアドレス電極 8 と第 2 のアドレス電極 2 との間の放電をいわばトリガーとして使うことによって、PDP の構造としては電極間距離を広げても駆動電圧が通常と代わりがなく低い電圧で駆動できるので、輝度と発光効率の改善が可能になる。

【0015】なお図 1 のごとく、第 1 のアドレス電極 8 に印加する細幅パルスの極性を正にした理由は、第 1 のアドレス電極側には通常蛍光体が塗布されており、また電極も保護層等の保護対策がなされていないのが普通であるからイオン衝撃をさける必要があるためである。

20 またアドレス時の電圧印加方法によっては、アドレス期間終了後サステイン電極側が負極性の壁電荷を持つ場合もあるが、この場合には第 1 のアドレス電極 8 とサステイン電極 3 間で補助的放電を行うことになるのは言うまでもない。

【0016】

【発明の効果】本発明の駆動方法によれば、サステイン放電を行う電極間の間隙を広くしても放電開始電圧が高くならず、従って輝度の改善と発光効率の改善がパネル構造の大幅な変更によらず駆動方法の変更にのみで可能となり、合わせて駆動電圧の低減効果から駆動回路の消費電力も低減できる。

【0017】

【図面の簡単な説明】

【図 1】新しい駆動方法によるサステインパルスタイミング図

A、第 2 のアドレス電極の印加パルス、破線は壁電圧
B、サステイン電極の印加パルス、破線は壁電圧
C、第 1 のアドレス電極の印加パルス

40 【図 2】従来の駆動方法によるサステインパルスタイミング図

D、第 2 のアドレス電極の印加パルス、破線は壁電圧
E、サステイン電極の印加パルス、破線は壁電圧
F、第 1 のアドレス電極の印加パルス

【図 3】3 電極面放電型 ACPDP の構造

【0018】

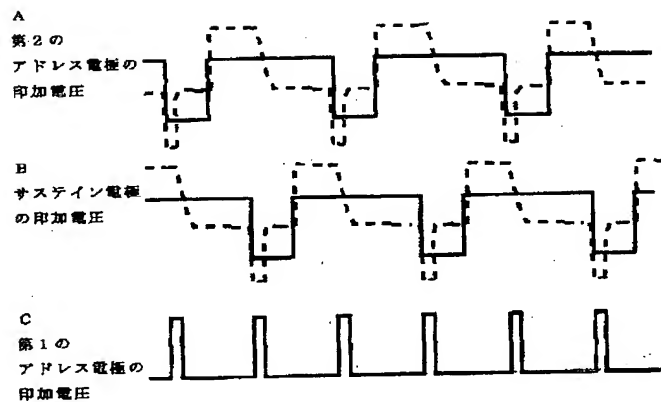
【符号の説明】

1、前面ガラス
2、第 2 のアドレス電極
3、サステイン電極

- 4、誘電層
- 5、保護層
- 6、隔壁

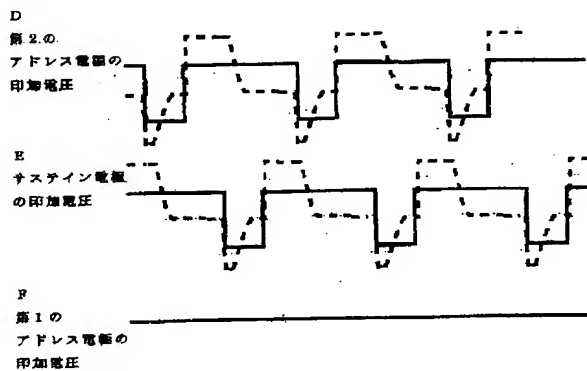
- 7、蛍光体
- 8、第1のアドレス電極

【図1】



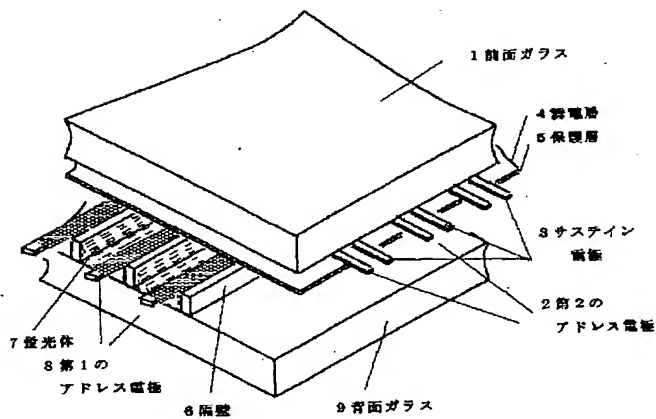
新しい駆動方法によるサステインパルスタイミング図

【図2】



従来の駆動方法によるサステインパルスタイミング図

【図3】



3 電極面放電型 ACPDP の構造